

НАУЧНО-ИССЛЕДОВАТЕЛЬСКОЕ УЧРЕЖДЕНИЕ
ИНСТИТУТ ЯДЕРНОЙ ФИЗИКИ им Г.И. Будкера СО РАН

В.Ф. Гурко, С.Е. Карнаев, А.Н. Квашнин, А.Д. Хильченко

**ПРОТОТИП КОНТРОЛЛЕРА ИСТОЧНИКОВ ПИТАНИЯ
ИМПУЛЬСНЫХ МАГНИТОВ КОМПЛЕКСА ВЭПП-4**

ИЯФ 2002-19

Новосибирск
2002

**Прототип контроллера источников питания импульсных
магнитов комплекса ВЭПП-4**

В.Ф. Гурко, С.Е. Карнаев, А.Н. Квашнин, А.Д. Хильченко

Институт ядерной физики СО РАН

Аннотация

В работе описан встраиваемый контроллер генератора импульсных напряжений (ГИМН), разработанный в рамках программы модернизации системы питания импульсных магнитов комплекса ВЭПП-4.

Контроллер включает в себя функционально полный набор устройств (АЦП, БИИП, УР, СДС, ПКС, ГВИ), необходимых для управления ГИМН, а также сетевой интерфейс к последовательному мультиплексному каналу связи, работающему в рамках протоколов стандарта MIL-STD-1553B.

**Embedded controller for the pulse magnet power supply's of
VEPP-4 installation**

V.F. Gurko, S.E. Karnaev, A.N. Kvashnin, A.D. Khilchenko

Distributed control system for the pulse magnet power supply's of VEPP-4 installation on the base of the embedded controllers and MIL-STD-155B network is presented in the paper. Structure of embedded controller and network PC interface board are described.

© Институт ядерной физики им. Г.И. Будкера СО РАН

Введение

В настоящее время на комплексе ВЭПП-4 используется около 70-ти генераторов импульсных напряжений (ГИМН), система управления которыми построена на базе модулей КАМАК, находящихся в эксплуатации от 10 до 15 лет.

За указанный период, за счет качественного обновления элементной базы и методов проектирования, изменились не только подходы к построению самих измерительных и управляющих устройств, но и систем управления и контроля, реализованных на их основе. Бурное развитие рынка микроконтроллеров, появление цифровых сигнальных процессоров, программируемых логических матриц, однокристалльных систем сбора данных, относительно дешевых интерфейсов и связанных с ними современных средств проектирования во многом предопределило развитие доминирующих сегодня распределенных систем управления на базе сетевых технологий (fieldbus) и программируемых локальных контроллеров (PLC).

Существуют по крайней мере два основных подхода к построению локальных контроллеров. Первый из них основан на использовании магистрально-модульных конструктивов и мезонинной технологии, что позволяет сохранить нишу для старых стандартов (КАМАК, VME) и воспользоваться преимуществами современных (Compact PCI, Industry Pack, PMC, PC-MIP). Второй подход предполагает развитие так называемых “встраиваемых” контроллеров, легко адаптируемых к конкретному приложению за счет перепрограммирования унифицированного цифрового ядра и использования функционально необходимого набора аналоговых модулей ввода/вывода и сетевых интерфейсов, выполненных в виде мезонинов или методом аппликации.

С нашей точки зрения, при построении систем управления электрофизическими установками ИЯФ, более привлекателен последний подход, так как в его рамках легко реализуются те же функциональные возможности PLC, что и в первом, при существенном снижении затрат на конструктивы, элементы гальванической развязки, сигнальные трассы и т.д.

В данной работе рассматривается схемотехника контроллера ГИМН, построенного с использованием указанного подхода. Этот контроллер включает в себя функционально полный комплект измерительных и управляющих устройств (16-ти разрядный АЦП, узел изме-

рения импульсных параметров на основе прецизионного интегратора и 16-ти разрядного АЦП, регистратор формы однократных импульсных сигналов, генератор временных интервалов, преобразователь код-скважность, управляющий регистр, сборщик двоичных состояний), перепрограммируемое цифровое ядро на базе Flex логики и микроконтроллера с системой команд процессора 8052, а также сетевой интерфейс, работающий в рамках протоколов стандарта MIL-STD-1553B.

Приведено также описание контроллера мультиплексного канала связи, используемого для сопряжения операторской консоли системы управления ГИМН на базе персонального компьютера с последовательным мультиплексным каналом связи, объединяющим до 30 PLC.

Генератор импульсных напряжений

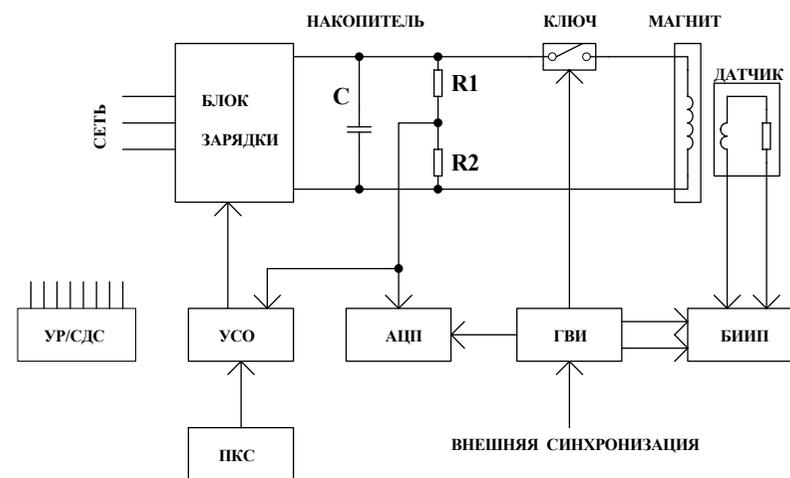


Рис.1. Функциональная схема ГИМН

На рис.1. приведена упрощенная схема построения генератора импульсных напряжений, на которой также показаны основные измерительные и управляющие узлы, входящие в состав контроллера.

Собственно, генератор импульсных напряжений состоит из четырех основных элементов:

- блока зарядки (БЗ),
- емкостного накопителя (С),
- усилителя ошибки (УСО),
- сильноточного ключа (К).

УСО сравнивает значение опоры, поступающее от ПКС, с напряжением обратной связи, снимаемым с резистивного делителя (R1, R2), и формирует сигналы управления блоком зарядки, обеспечивающие зарядку емкостного накопителя до заданного напряжения и стабилизацию этого напряжения с точностью порядка 10^{-4} . Далее, с поступлением запускающего синхроимпульса от ГВИ, срабатывает сильноточный ключ К, подключающий емкостной накопитель к обмотке магнита. В системе магнит-накопитель полезной является только первая четверть периода электрических колебаний, во время которой значение тока обмотки магнита изменяется от нуля до максимума. Во второй четверти периода и далее производится рекуперация энергии, запасенной магнитом в емкостной накопитель, а затем вновь следует этап подзарядки накопителя от сети и стабилизации его выходного напряжения.

В качестве элементов контроля основных параметров используются:

- АЦП, измеряющий напряжение на емкостном накопителе на интервале его стабилизации;
- БИИП, измерения которого позволяют судить о величине магнитного поля в зазоре магнита,
- регистратор формы однократных импульсных сигналов (на схеме не показан), фиксирующий динамику поведения напряжений или токов в контрольных точках.

В качестве управляющих элементов используются:

- ПКС, задающий значение опоры для УСО,
- ГВИ, формирующий импульсы синхронизации для интегрирующего АЦП, БИИП, регистратора и ключа К.
- УР, с помощью которого производится коммутация цепей, изменяющих полярность напряжения на выходе емкостного накопителя, а также включение/отключение питания зарядного устройства,
- СДС, контролирующей состояние всех блокировок и защит.

В системе импульсного питания комплекса ВЭПП-4 характерная длительность процессов нарастания токов зависит от назначения

магнитов и изменяется в диапазоне от 100 микросекунд до единиц миллисекунд при частоте повторения 1Гц.

Схематехника контроллера ГИМН

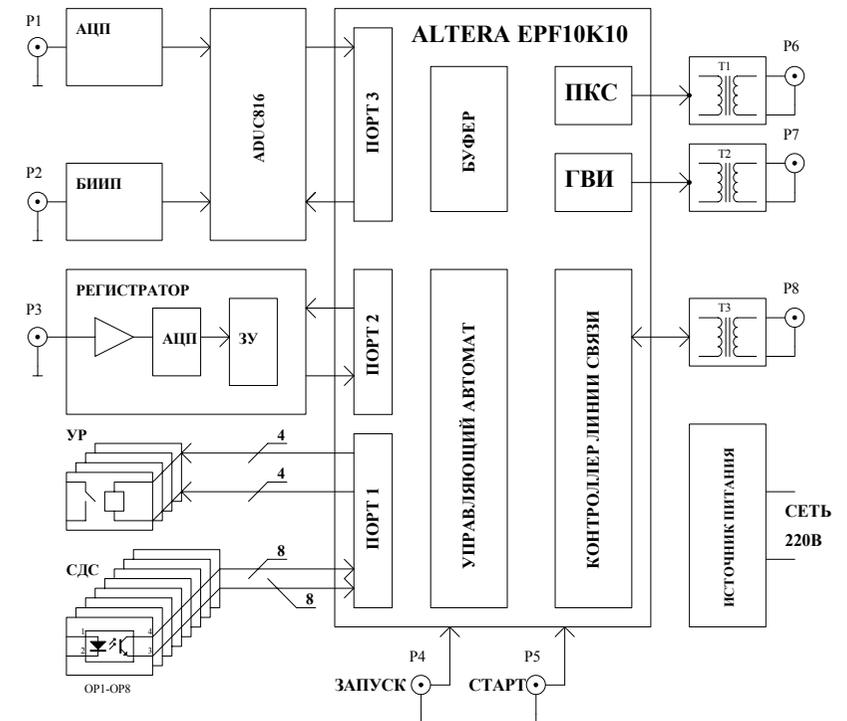


Рис.2. Структурная схема контроллера ГИМН

Схема построения контроллера ГИМН приведена на рис 2. В ее состав входят все перечисленные в предыдущем разделе элементы управления и контроля, а также сетевой интерфейс к последовательному каналу связи, работающему в рамках протоколов стандарта MIL-STD-1553В.

Узлы аналогового тракта

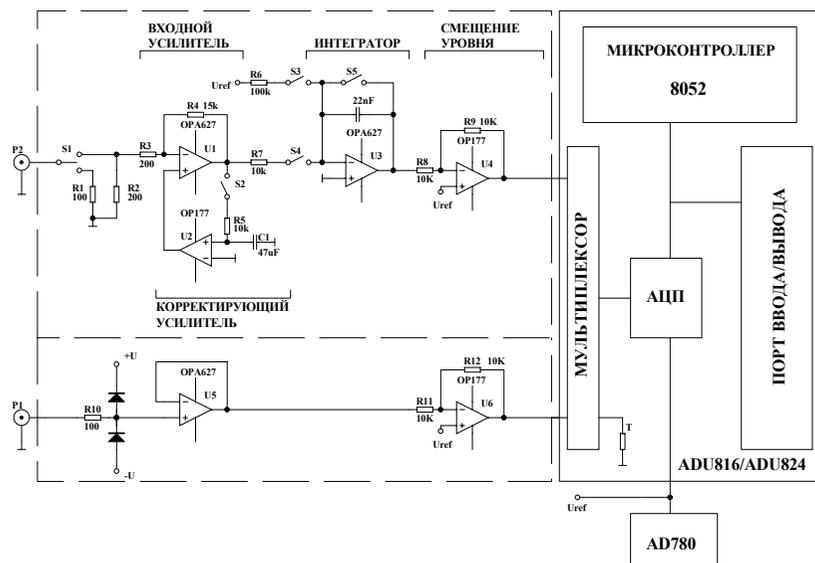


Рис.3. Функциональная схема аналогового тракта контроллера ГИМН

Наиболее ответственные узлы аналогового тракта контроллера приведены на рис.3. Измеритель напряжения на емкостном накопителе и БИИП, измеряющий величину магнитного поля в зазоре магнита, построены на основе однокристалльной системы сбора данных ADUC816. Она включает в себя аналоговый мультиплексор, масштабирующий усилитель, шестнадцатиразрядный сигма-дельта АЦП, встроенный датчик температуры, таймер, микроконтроллер с системой команд процессора 8052 и порт ввода/вывода данных. Шкала преобразования сигма-дельта АЦП по амплитуде (0–5.12В) задается внешним прецизионным источником опорного напряжения AD780 (+2.5В).

Тракт измерения напряжения на емкостном накопителе контроллера ГИМН, помимо АЦП (ADUC816), включает в свой состав два вспомогательных элемента: – буферный повторитель U5 (OPA627) и схему сдвига уровня входного сигнала U6 (OP177). Первый из них обеспечивает высокое значение входного сопротивления измеритель-

ного тракта, а второй – согласует динамический диапазон изменения входного сигнала ($\pm 10\text{В}$) со шкалой преобразования АЦП по амплитуде.

БИИП имеет более сложную схему построения, включающую в себя: входной масштабирующий усилитель с низким значением напряжения смещения нуля и его дрейфа U1-U2 (OPA627, OP177), прецизионный интегратор U3 (OPA627) и согласующий усилитель U4 (OP177).

Большая сложность схемы БИИП во многом обусловлена исходным требованием, связанным с необходимостью реализации высокой динамической и статической точности проводимых им измерений (не хуже 10^{-4}).

Очевидно, что наибольший вклад в погрешность измерений БИИП следует ожидать от интегратора и его ключевых схем, а также от входного масштабирующего усилителя. Поэтому рассмотрим их схемотехнику более детально.

Операционный усилитель OPA627, на базе которого построен интегратор, имеет статический коэффициент усиления $K=10^6$, частоту единичного усиления $F=15\text{МГц}$, входной ток не более 5пА и напряжение смещения нуля не более 0.2мВ в рабочем диапазоне температур. Указанные характеристики усилителя заведомо обеспечивают требуемое значение статической точности работы интегратора при условии, что его выходной сигнал будет изменяться в диапазоне 0В – -10В или 0В – +10В для входных сигналов соответствующей полярности с тем же диапазоном изменения.

Динамическая составляющая погрешности работы интегратора, как известно, определяется поведением амплитудно-частотной характеристики усилителя в области высоких частот и значением частоты единичного усиления. Спад коэффициента усиления в 20дб/дек, характерный для OPA627, является оптимальным для интегратора, а высокое значение частоты единичного коэффициента передачи (15МГц) определяет малость вклада в динамическую погрешность “пятки”, появляющейся на начальном и конечном участках его переходной характеристики.

Составляющая погрешности интегратора, связанная с набросом заряда на относительно большую интегрирующую емкость ($50 \cdot 10^{-9}$) со стороны ключевых схем также дает малый вклад в результирующую погрешность из-за малости паразитных зарядов (4рС) и их частичной

компенсации (при одновременном переключения двух ключей, работающих в противофазе). Результирующая погрешность (порядка 60 микровольт на входе АЦП), определяемая указанным механизмом, носит стационарный характер и проявляется в виде постоянной составляющей на выходе интегратора. Она легко компенсируется эквивалентным сдвигом шкалы преобразования АЦП по амплитуде либо процедурой калибровки.

И последнее обстоятельство, на котором хотелось бы остановиться. Как известно, емкость является наиболее зависимым от температуры окружающей среды элементом схемы любого интегратора. Поэтому ее, для получения требуемой стабильности, обычно помещают в термостат, что несколько усложняет схему интегратора.

Нами выбран иной подход к стабилизации коэффициента передачи аналогового тракта БИИП, основанный на его периодической калибровке. Суть этого подхода заключается во введении в диаграмму работы БИИП двух дополнительных измерительных циклов, следующих сразу же за основными.

В первом дополнительном цикле измеряется выходное напряжение интегратора, соответствующее подаче на вход потенциала аналоговой земли, а во втором – подаче на вход напряжения с выхода источника опорного напряжения. В результате мы получаем два дополнительных измерения, по значениям которых текущее значение коэффициента передачи измерительного тракта определяется как:

$$K = U_{\text{ref}} / (U_{1/4} - U_0) \quad (1)$$

где: U_{ref} - значение напряжения опорного источника (2.5В),

$U_{1/4}$ – результат измерения опорного напряжения,

U_0 - результат измерения потенциала аналоговой земли.

Нетрудно заметить, что с учетом процедуры калибровки из результата реального измерения:

$$U_{\text{sr}} = (U_s - U_0) \cdot K = U_{\text{ref}} \cdot (U_s - U_0) / (U_{1/4} - U_0) \quad (2)$$

исключается сразу несколько источников погрешности. Прежде всего, это погрешности, связанные с изменениями величины интегрирующей емкости и входного масштабирующего резистора в зависимости от температуры, с дрейфом напряжения смещения нуля усилителя интегратора, а так же с набросом заряда со стороны ключей на интегрирующую емкость.

Влияние эффекта поляризации диэлектрика интегрирующей емкости на результаты измерений сведено практически к нулю как за счет выбора емкости требуемого качества (полистироловый диэлектрик), а так же за счет того, что она, с помощью вспомогательного ключа S5, разряжается перед каждым измерением. Причем длительность интервала сброса заряда в десятки раз превышает характеризующую процесс поляризации/деполяризации диэлектрика постоянную времени.

Масштабирующий усилитель БИИП построен по классической схеме с низкочастотным параллельным каналом U2 (OP177), обеспечивающим низкое начальное значение и дрейф напряжения смещения нуля основного широкополосного каскада усиления U1 (OPА627). В исходном состоянии усилителя его инвертирующий вход через резистивную цепочку R2–R3 подключен к потенциалу аналоговой земли, а ключ S1 замкнут на R1. Работает канал компенсации напряжения смещения нуля по неинвертирующему входу. Во время рабочего цикла ключ S1 подключает входной сигнал на инвертирующий вход усилителя через резистор R3, а на неинвертирующий вход подается напряжение компенсации, зафиксированное на емкости C1. Масштабирующий усилитель, построенный по данной схеме, при начальном коэффициенте усиления 20 и полосе рабочих частот 0 – 15МГц имеет входной ток менее 5рА и приведенное ко входу напряжение сдвига нуля не более 1мкВ во всем температурном диапазоне (0-50°C).

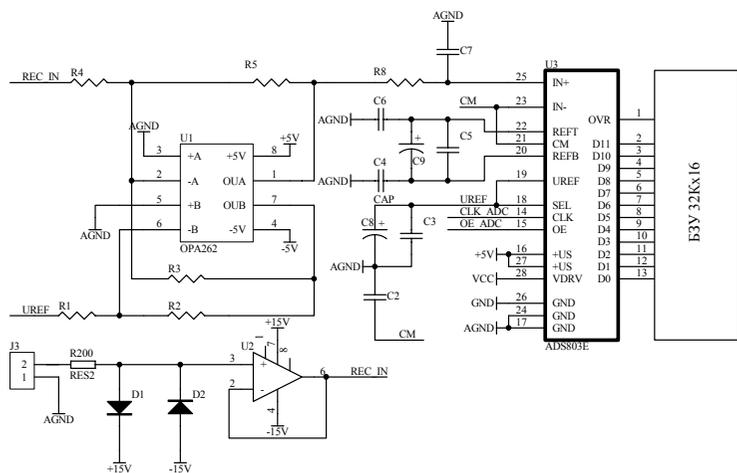


Рис.4 Функциональная схема регистратора

Регистратор контроллера ГИМН (Рис.4) построен на базе двенадцатиразрядного АЦП ADS803U с частотой дискретизации 5МГц. Двухкаскадный входной усилитель регистратора (OP627 и OP262) обеспечивает согласование диапазона изменения входного сигнала ($\pm 10V$) со шкалой преобразования АЦП по амплитуде ($+1.5V - +3.5V$) и высокое значение входного сопротивления тракта регистрации.

Для накопления поступающих от АЦП данных используется буферное ЗУ объемом 32К слов. Схема управления регистратора, включающая в свой состав логику запуска, адресный счетчик ЗУ и тракт вывода данных, построена, подобно схемам всех остальных цифровых узлов контроллера ГИМН, на базе программируемой логической матрицы EPF10K10.

Цифровой узел контроллера

Входящий в состав цифрового узла 16-ти разрядный **преобразователь код-скважность** (ПКС) построен по классической схеме, использующей задающий генератор синхронимпульсов с частотой следования 10МГц, счетчик, опорный регистр, схему совпадения и формирователь выходного сигнала.

В состав схемы **управляющего регистра** (УР), помимо самого регистра, входят мощные ключи на базе твердотельных реле с входной оптронной гальванической развязкой.

В схеме восьмиразрядного **сборщика двоичных состояний** (СДС) используются входные элементы гальванической развязки на основе оптронов (OP1–OP8).

На рис.5 показана временная диаграмма работы основных элементов контроллера ГИМН – АЦП, БИИП, регистратора и ГВИ. В качестве опорных сигналов временной диаграммы эта схема использует внешние импульсы “ЗАПУСК” и “СТАРТ”, поступающие на ее вход через оптронные развязки, а также импульсы с выхода собственного генератора синхросигналов, следующие, как уже отмечалось, с частотой 10МГц.

При поступлении внешнего импульса “ЗАПУСК” формирователь временной диаграммы вырабатывает сигнал прерывания, инициирующий переход ADUC816 в режим измерения с помощью АЦП текущего значения напряжения на емкостном накопителе ГИМН. Длительность этого измерительного цикла фиксирована и составляет 20мс. По окончании измерения результат отсчета АЦП помещается в соответ-

вующую ему строку таблицы данных и опорных констант буфера данных, расположенного в ЗУ матрицы EPF10K10. Процедура записи данных в таблицу инициируется микроконтроллером кристалла ADUC816 и производится под его управлением через шину SPI.

Внешний импульс “СТАРТ” используется для пуска ГВИ, а также для запуска измерений по каналу БИИП.

Рис.5 Временная диаграмма работы контроллера ГИМН

ГВИ формирует сигнал управления силовым ключом ГИМН с некоторой задержкой относительно импульса “СТАРТ”. Величина этой задержки может изменяться программно с дискретностью 100нс в интервале от 0 до 6.5мс и определяется содержимым опорного регистра ГВИ.

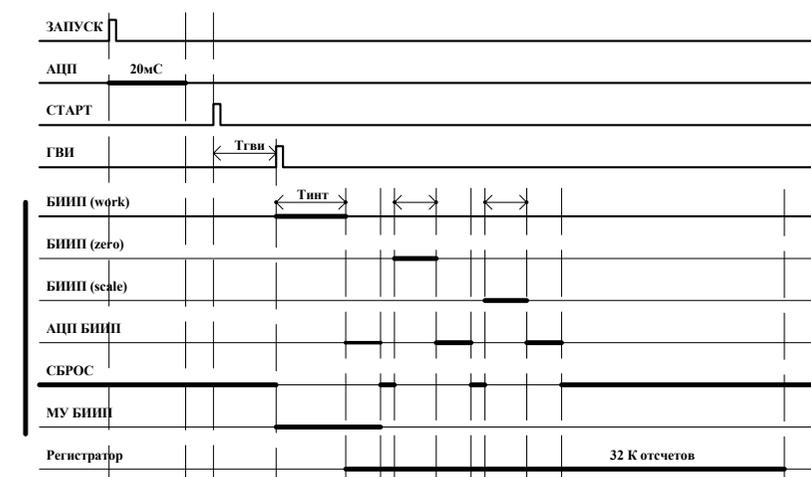
При поступлении импульса ”СТАРТ” формирователь временной диаграммы отключает низкочастотный канал масштабирующего усилителя БИИП, сигналом “СБРОС” размыкает ключ S5 интегратора и переводит последний в режим интегрирования сигнала, поступающего с выхода масштабирующего усилителя. Длительность интервала интегрирования определяется содержимым опорного регистра таймера и может изменяться с дискретностью 100нс в диапазоне от 0 до 6.5мс. По истечении этого интервала размыкается ключ S4, через который подавался сигнал с выхода масштабирующего усилителя на вход интегратора, масштабирующий усилитель переводится в режим работы с включенным параллельным каналом (закрывается ключ S2), а также формируется прерывание, инициирующее переход ADUC816 в режим измерения текущего значения напряжения на выходе интегратора. Длительность цикла измерения фиксирована и составляет 40мс. Результат измерения заносится в таблицу данных и опорных констант.

Далее производится запуск следующих друг за другом с интервалом в 10мс калибровочных циклов измерения в канале БИИП.

В первом цикле на вход интегратора подается потенциал аналоговой земли (ключи S3 и S4 разомкнуты), а во втором – напряжение от опорного источника (ключ S3 замкнут). Длительности интервалов интегрирования и измерения фиксированы и составляют 1мс и 40мс соответственно. Результаты этих измерений также заносятся в таблицу данных и опорных констант, а затем используются микроконтроллером кристалла ADUC816 для определения текущего значения коэффи-

циента передачи измерительного тракта БИИП при выполнении процедуры коррекции отсчета, связанного с измерением поля магнита.

Интерфейсный узел контроллера работает в рамках протоколов стандарта MIL-STD-1553В и обеспечивает прием и дешифрацию команд, поступающих к нему по последовательному мультиплексному каналу связи, а также прием и передачу информационных сообщений,



состоящих из опорных констант и результатов измерений.

Ядром интерфейсного узла является буфер данных объемом в 32 16-ти разрядных слова, с которым в процессе работы взаимодействуют все основные узлы: – микроконтроллер, приемопередатчик последовательного канала связи, а также весь набор периферийных устройств (УР, СДС, ГВИ), за исключением регистратора формы однократных импульсных сигналов. Регистратор подключается к приемопередающему узлу интерфейса через общую для всех устройств контроллера ГИМН шину данных.

У буфера данных два основных абонента – микроконтроллер и приемопередатчик, способные произвольным образом перезаписывать или считывать его содержимое. Каждому управляющему или измерительному устройству в буфере соответствует слово с фиксированным адресом.

Например, УР соответствует слово в буфере с адресом 0. Изменяя содержимое указанной ячейки буфера данных микроконтроллер или

интерфейс могут управлять работой УР. Для контроля за состоянием контактов последнего может использоваться СДС, которому соответствует слово в буфере данных с адресом 15. Взаимосвязь между адресами буфера данных и конкретными измерительными и управляющими устройствами приведена в приложении в таб.1.

Для вывода содержимого буфера данных в канал связи или записи в него новых значений опорных констант и переменных из канала используются сообщения MIL-STD-1553B “чтение массива данных из 32-х слов” и “запись массива данных из 32-х слов”, соответственно. Характерным признаком обращений к буферу данных со стороны канала связи является равное \$10 содержимое поля субадреса командных слов указанных сообщений.

Контроллер мультиплексного канала связи

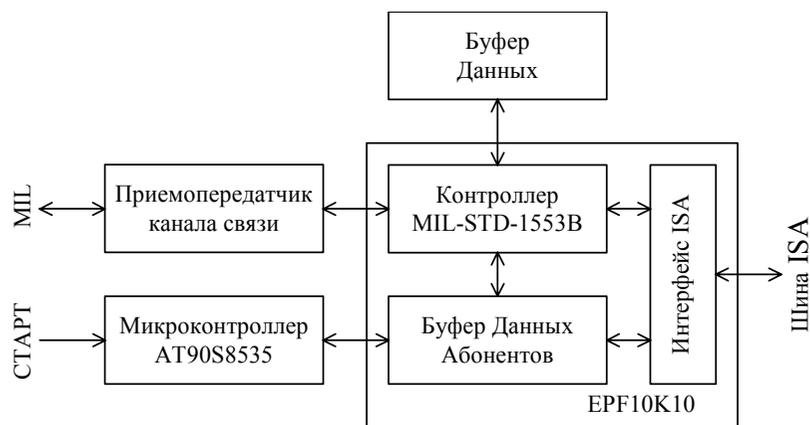


Рис.6 Структурная схема контроллера MIL-STD-1553B

Контроллер последовательного мультиплексного канала связи MIL-STD-1553 в качестве шины сопряжения с процессором узловой машиной (PC) использует шину ISA. Схема построения контроллера приведена на рис.6. В ее состав входят:

- приемопередатчик канала связи, обеспечивающий передачу данных и команд управления абонентам и прием от них ответных сообщений в рамках протоколов стандарта MIL-STD-1553B;

- программируемый пользователем микроконтроллер AT90S8535, реализующий на базе протоколов MIL-STD-1553B требуемый для конкретного приложения алгоритм обмена сообщениями между шиной ISA узловой машины и абонентами канала связи;
- Буфер Данных Абонентов канала, построенный на основе двухпортового ЗУ объемом 2К 16-разрядных слов, реализующий возможность одновременного доступа к ячейкам памяти как со стороны приемопередатчика канала связи, так и с шины ISA. Этот буфер содержит 30 страниц, по одной для каждого из потенциальных абонентов канала связи. Страница каждого абонента в свою очередь содержит по два буфера объемом в 32 слова каждый: – приемный и передающий;
- Буфер Данных объемом в 32К 16-разрядных слов. Он предназначен для приема от любого из абонентов канала связи информационного массива длиной до 32К слов (например, от встроенного в периферийный контроллер регистратора формы однократных импульсных сигналов).
- Интерфейсный узел к шине ISA, состоящий из селектора адресов и набора служебных регистров (назначение регистров контроллера приведено в приложении в таб.2).

Особенность схемы построения контроллера канала связи заключается в том, что реализуемый ею протокольный уровень работы с каналом скрыт от пользователя. Информационный обмен узловой машины с абонентами производится через буфера данных.

Взаимодействие контроллера канала связи с контроллерами ГИМН

При работе с контроллерами ГИМН контроллер канала связи использует регламентированные стандартом MIL-STD-1553B форматы сообщений “чтение массива данных”, “запись массива данных”, “сброс в исходное состояние” и “синхронизация”. Содержимое поля субадреса командных слов тех сообщений, которые определяют прием/передачу данных, идентифицирует буфер приемника/источника информации (sadr = b”10000” – работа с буферами абонентов, sadr = “01111” – с буфером данных). Количество обслуживаемых абонентов канала связи (до 30), а также длина приемного и передающего буферов, предназначенных для обмена данными с каждым абонентом (до

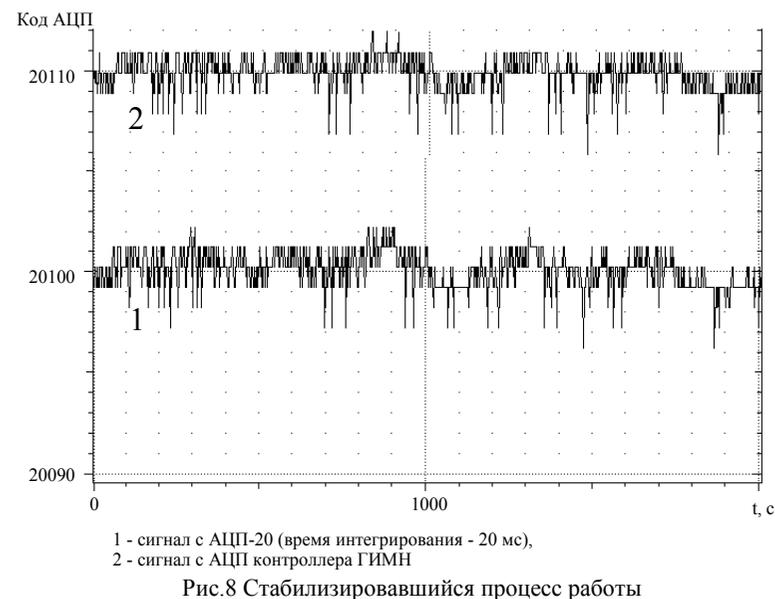
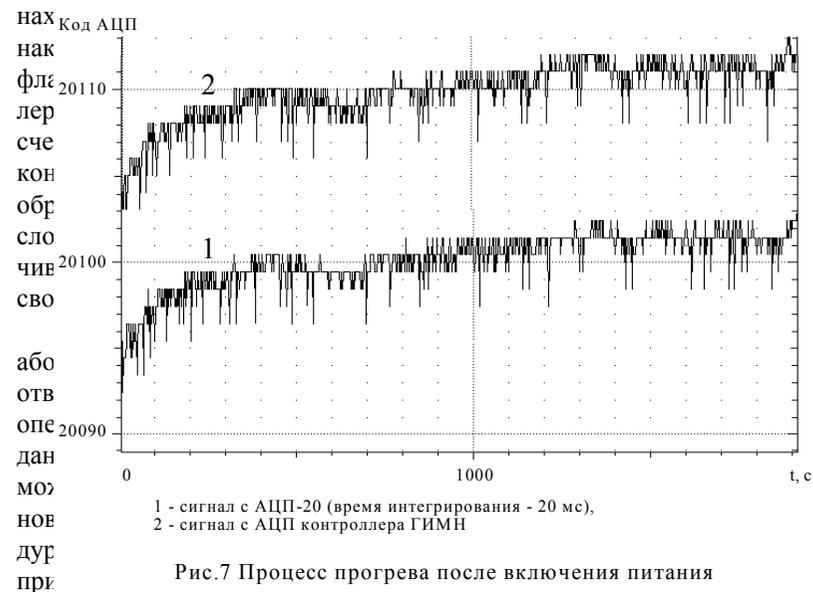
32-х слов) фиксируются при программировании в таблице конфигурации микроконтроллера AT90S8535.

После включения питания контроллер канала связи автоматически переходит в режим ожидания внешних импульсов синхронизации, определяющих частоту опроса абонентов. С приходом каждого такого импульса контроллер проводит цикл чтения данных, содержащихся в буферах опорных констант и переменных всех контроллеров ГИМН, и перезаписывает эти данные в соответствующие страницы собственного буфера данных абонентов. Длительность цикла опроса для 30-ти абонентов при регламентированной стандартом MIL-STD-1553 скорости передачи данных в 1Мб/с не превышает 25мс.

Пересылка любому контроллеру ГИМН новых значений управляющих констант и переменных производится, если нет наложения на цикл опроса, сразу же после их записи с шины ISA в буфер данных этого абонента. Если же наложение имеет место, выполнение цикла передачи по каналу связи новых данных откладывается до завершения цикла опроса. Перед пересылкой управляющих констант и переменных следующему контроллеру ГИМН, для исключения сбоев в работе канала связи, выполняется процедура проверки состояния флага “занят” регистра управления контроллера канала связи. Длительность цикла передачи массива опорных констант каждому абоненту канала связи не превышает 820 мкс.

Чтение данных из ЗУ регистратора любого контроллера ГИМН производится по запросу с шины ISA. Для формирования запроса необходимо загрузить управляющее поле в регистр состояния абонента. Микроконтроллер AT90S8535, если он не занят выполнением процедур опроса абонентов и передачи им значений опорных констант и переменных, циклически проверяет состояние этого поля. Обнаружив активное состояние флага “запрос чтения данных”, он считывает из управляющего поля указанного регистра номер абонента, используемый далее при формировании сообщений, посылаемых в канал связи.

Первым в канал связи посылается сообщение “синхронизация”, с помощью которого разрешается однократный запуск регистратора выбранного ГИМН по внешнему синхроимпульсу. Далее микроконтроллер инициирует циклическую посылку в канал связи сообщения “чтение данных” и проверяет состояние флага “занят” в ответных словах, поступающих от абонента. Флаг занятости в ответном слове



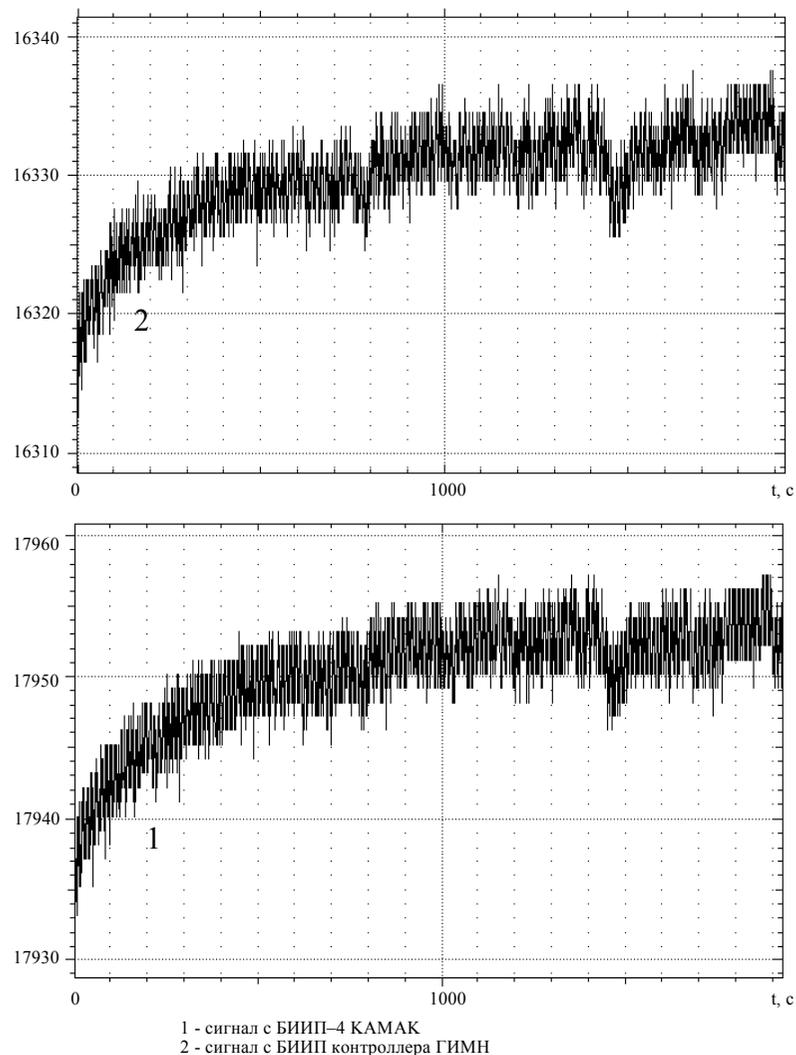


Рис.9 Переходной процесс

Тестовая проверка контроллера ГИМН производилась как на лабораторном стенде, так и на комплексе ВЭПП-4 в реальных условиях

эксплуатации. На рисунках 7–9 приведены осциллограммы реальных сигналов, зарегистрированные каналами АЦП и БИИП контроллера ГИМН, а также штатным оборудованием (АЦП-20 и БИИП-4), используемом в настоящее время на комплексе ВЭПП-4. Приведенные графики соответствуют прогреву УСО после включения питания ГИМН (Рис.7), установившемуся режиму работы (Рис.8), а также переходному процессу после изменения с помощью ПКС значения опоры УСО (Рис.9).

На графиках, отражающих характер поведения напряжения на емкостном накопителе, видно, что погрешность измерений АЦП контроллера ГИМН не превышает единицы младшего разряда. Результаты измерений полностью соответствуют измерениям АЦП-20 (17-разрядов). Присутствующие на графиках выбросы амплитудой в 3-4 единицы младшего разряда строго коррелированы в обоих измерительных трактах и, скорее всего, связаны с недозарядкой емкостного накопителя в текущем рабочем цикле.

Погрешность измерений по каналам БИИП и БИИП-4 также практически одинакова. На графиках видна значительная шумовая компонента (6 единиц младшего разряда от пика до пика). По всей видимости, она связана с внешними импульсными наводками на сигнальные трассы и с собственными шумами УСО.

Каких-либо отклонений в работе цифровых узлов контроллера ГИМН (ПКС, ГВИ, УР, СДС, интерфейс) и контроллера мультиплексного канала связи в процессе тестовых испытаний отмечено не было.

Заключение

Поскольку во время тестовых испытаний прототипа контроллера ГИМН были получены вполне приемлемые результаты, следующий этап работ будет связан с доработкой технической документации и с изготовлением требуемой партии этих приборов. В процессе доработки контроллера предполагается замена кристалла 16-разрядного АЦП ADUC816 на совместимый с ним, но обладающий большей точностью кристалл ADUC824 (18 разрядов), а также замена интерфейса MIL-STD-1553B на Ethernet. Последнее действие обусловлено желанием унифицировать среду сопряжения периферийных приборов с вычислительными средствами системы управления комплекса ВЭПП-4 и исключить из системы связи излишнее интерфейсное звено – контроллер мультиплексного канала связи MIL-STD-1553.

Приложение

Таблица 1

Распределение адресов приемного и передающего буфера абонентов контроллера канала связи

Адрес	Содержимое
0	УР, разряды 3–0
1	Длительность интервала интегрирования БИИП (16 бит, дискретность – 100 нс)
2	ГВИ, (16 бит, дискретность – 100 нс)
3	Частота дискретизации регистратора (8 бит, 5MHz/(N + 1))
4	ПКС, (16 бит, дискретность – 100 нс)
5–14	Не используются
15	СДС, 8 бит
16	БИИП, измерение (16 бит, старший разряд – знак, точность – 15 разрядов)
17	БИИП, калибровка, положение 0
18	БИИП, калибровка, измерение интеграла опоры
19	АЦП, измерение (16 бит, старший разряд – знак, точность – 15 разрядов)
20	Сдвиг шкалы АЦП
21	Показания встроенного температурного датчика
22–31	Не используются

Примечание: распределение адресов приемного и передающего буферов абонента идентично.

Таблица 2

Регистры контроллер MILCON на шине ISA

Адрес	Назначение	Разрядность
\$300	Регистр данных абонента	16
\$302	Указатель текущего адреса абонента	11
\$304	Регистр данных регистратора	16
\$306	Указатель текущего адреса регистратора	15
\$308	Регистр состояния абонента	8
\$310	Регистр состояния регистратора	8

Примечания:

1. При обращении к регистру данных абонента с шины ISA выполняется процедура чтения или записи одного слова данных по адресу, содержащемуся в регистре-указателе адреса абонента. Содержимое пяти младших разрядов регистра-указателя адреса при каждом обращении к регистру данных инкрементируется.
2. Регистр-указатель адреса абонента в разрядах с 10 по 6 содержит номер абонента канала связи, состояние 5-го разряда определяет тип буфера (1 – приемный буфер, 0 – буфер передачи), а разряды 4 – 0 содержат текущий адрес слова в буфере. Текущий адрес слова в буфере при каждом обращении к регистру данных абонента с шины ISA инкрементируется.
3. Регистры состояния абонента и регистратора в пяти младших разрядах (4 – 0) содержат номер абонента канала связи, с которым производится обмен. Указанные разряды регистра состояния загружаются с шины ISA. Единичное состояние следующего разряда (5-го) указывает на наличие ошибок в последнем выполненном контроллером канала цикле обмена данными с абонентом. С шины ISA состояние данного разряда только читается.
4. Единичное состояние разряда 6 регистра состояния указывает на отсутствие ответа от абонента в последнем выполненном контроллером канала цикле обмена данными. С шины ISA состояние данного разряда только читается.
5. Старший (седьмой) разряд регистра состояния при переводе в единицу обращением с шины ISA используется для инициализации передачи данных контроллером канала связи из соответствующего передающего буфера абоненту, номер которого указан в разрядах 4–0. Единичное состояние седьмого разряда сохраняется до завершения цикла передачи данных абоненту. Шинной ISA данный разряд регистра состояния может использоваться в качестве флага, указывающего (при переходе в ноль) на завершение заказанной процедуры передачи данных абоненту. По указанному признаку возможно формирование прерывания на шине ISA.